

PAT-NO: JP408204208A

DOCUMENT-IDENTIFIER: JP 08204208 A

TITLE: PRODUCTION OF CRYSTALLINE SILICON
SEMICONDUCTOR DEVICE

PUBN-DATE: August 9, 1996

INVENTOR-INFORMATION:

NAME

YAMAZAKI, SHUNPEI

KUSUMOTO, NAOTO

ONUMA, HIDETO

TAKEMURA, YASUHIKO

ASSIGNEE-INFORMATION:

NAME

SEMICONDUCTOR ENERGY LAB CO LTD

COUNTRY

N/A

APPL-NO: JP07032969

APPL-DATE: January 30, 1995

INT-CL (IPC): H01L029/786, H01L021/336 , H01L021/20 , H01L021/265

ABSTRACT:

PURPOSE: To prevent the activation of impurities by irradiating a crystalline silicon coating film with ions containing impurities for imparting

N- or P-type conductivity thereby adding N- or P-type impurities, at a specified concentration, to the silicon coating film.

CONSTITUTION: Underlying silicon oxide film 102, amorphous silicon and nickel oxide are deposited sequentially on a glass substrate 101. It is then annealed to crystallize the silicon film 103. Nickel functions as a catalytic element for accelerating crystallization of amorphous silicon and the concentration thereof is set in the range of 1×10^{15} - 1×10^{19} atom/cm³. Since

the
estimated density of defect in the crystalline silicon is on the
order of
 1×10^{18} atom/cm³, impurities having
concentration lower
than 1×10^{18} atom/cm³ are absorbed mainly at
the grain
boundary and not activated substantially.

COPYRIGHT: (C)1996,JPO

(19)日本国特許庁(JP)

(12) 公開特許公報(A)

(11)特許出願公開番号

特開平8-204208

(43)公開日 平成8年(1996)8月9日

(51)Int.Cl.⁶

識別記号

庁内整理番号

FI

技術表示箇所

H01L 29/786

21/336

21/20

H01L 29/78

616 L

21/265

B

審査請求 未請求 請求項の数16 FD (全13頁) 最終頁に続く

(21)出願番号 特願平7-32969

(22)出願日 平成7年(1995)1月30日

(71)出願人 000153878

株式会社半導体エネルギー研究所

神奈川県厚木市長谷398番地

(72)発明者 山崎 舜平

神奈川県厚木市長谷398番地 株式会社半
導体エネルギー研究所内

(72)発明者 楠本 直人

神奈川県厚木市長谷398番地 株式会社半
導体エネルギー研究所内

(72)発明者 大沼 英人

神奈川県厚木市長谷398番地 株式会社半
導体エネルギー研究所内

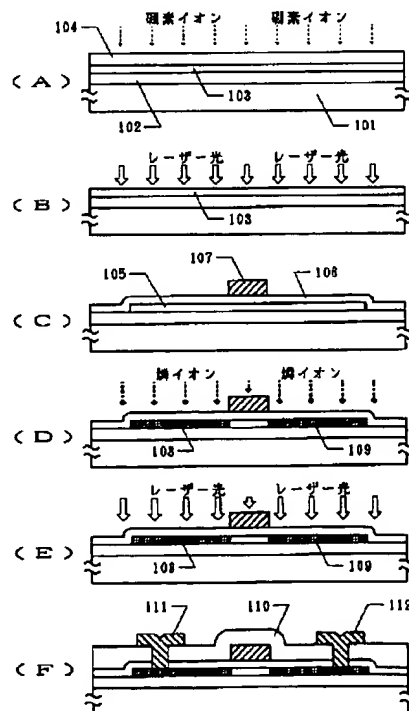
最終頁に続く

(54)【発明の名称】 結晶性シリコン半導体装置の製造方法

(57)【要約】

【目的】 粒界を有する結晶性シリコンに $1 \times 10^{15} \sim 1 \times 10^{18}$ 原子/ cm^3 の低濃度のN型もしくはP型不純物をドーピングし、シリコンの導電性を制御する方法を提供する。

【構成】 粒界を有する結晶性シリコンに、N型もしくはP型不純物元素を有するイオンを加速して、 $1 \times 10^{15} \sim 1 \times 10^{18}$ 原子/ cm^3 の濃度にドーピングしたのち、レーザー光等のパルス状の強光を照射することにより、活性化をおこなう。もしくは、ドーピング時に基板を $100 \sim 400^\circ\text{C}$ に加熱しておく、その後の活性化工程は不要である。かくして、ドーピングされた不純物が優先的に粒界に析出することがなく、不純物の活性化率を向上せしめることが可能であり、特に絶縁ゲート型電界効果半導体素子(例えば、TFTのチャンネル)の導電性を微妙に制御することができる。



1

【特許請求の範囲】

【請求項1】 (1) 基板上に形成された非単結晶の結晶性シリコン被膜にN型もしくはP型の導電型を付与する不純物を有するイオンを照射することによって、該シリコン被膜に $1 \times 10^{15} \sim 1 \times 10^{18}$ 原子/cm³の濃度でN型もしくはP型不純物を添加する工程と、(2) 該シリコン膜にパルス状のレーザーもしくはそれと同等な強光を照射する工程と、(3) 該シリコン膜上にゲイト絶縁膜およびゲイト電極を形成する工程と、を有し、前記工程(1)以後の工程において、該シリコン膜を450℃以上の温度で熱アニールしないことを特徴とする結晶性シリコン半導体装置の製造方法。

【請求項2】 (1) 100～400℃に保たれた基板上に形成された非単結晶の結晶性シリコン被膜にN型もしくはP型の導電型を付与する不純物を有するイオンを照射することによって、該シリコン被膜に $1 \times 10^{15} \sim 1 \times 10^{18}$ 原子/cm³の濃度でN型もしくはP型不純物を添加する工程と、(2) 該シリコン膜上にゲイト絶縁膜およびゲイト電極を形成する工程と、を有し、前記工程(1)以後の工程において、該シリコン膜を450℃以上の温度で熱アニールしないことを特徴とする結晶性シリコン半導体装置の製造方法。

【請求項3】 請求項1または2において、該結晶性シリコン被膜中には、 $1 \times 10^{15} \sim 1 \times 10^{19}$ 原子/cm³の濃度のアモルファスシリコンの結晶化を促進せしめる結晶化触媒元素を有することを特徴とする結晶性シリコン半導体装置の製造方法。

【請求項4】 請求項3において、触媒元素の濃度は、シリコン膜を2次イオン質量分析法に分析することによって得られた数値の最小値によって定義されることを特徴とする結晶性シリコン半導体装置の製造方法。

【請求項5】 請求項1または2において、工程(1)の前に、該結晶性シリコン被膜は、レーザーもしくはそれと同等な強光が照射されたことを特徴とする結晶性シリコン半導体装置の製造方法。

【請求項6】 請求項1または2において、工程(1)の後に、250～400℃の水素雰囲気中でアニールする工程を有することを特徴とする結晶性シリコン半導体装置の製造方法。

【請求項7】 請求項1または2において、ゲイト絶縁膜は原料としてテトラ・エトキシ・シラン(TEOS)を用いて成膜されることを特徴とする結晶性シリコン半導体装置の製造方法。

【請求項8】 (1) 基板上に実質的にアモルファス状態のシリコン膜と、前記シリコン膜の上面もしくは下面に実質的に密着して、結晶化触媒元素を有する被膜を形成する工程と、(2) 前記シリコン膜を熱アニールすることにより、シリコン膜中に触媒元素を拡散させることとともに、シリコン膜を結晶化せしめる工程と、(3) 前記シリコン膜にN型もしくはP型の導電型を付与する不

2

純物を有するイオンを照射することによって、 $1 \times 10^{15} \sim 1 \times 10^{18}$ 原子/cm³の濃度でN型もしくはP型不純物を添加する工程と、(4) 前記シリコン膜上にゲイト電極を形成する工程と、を有し、前記工程(3)以後の工程において、該シリコン膜を450℃以上の温度で熱アニールしないことを特徴とする結晶性シリコン半導体装置の製造方法。

【請求項9】 請求項8において、工程(3)もしくは直前の基板の加熱温度は100～400℃であることを特徴とする結晶性シリコン半導体装置の製造方法。

【請求項10】 請求項3または8において、触媒元素は、ニッケル、鉄、コバルト、白金、パラジウム、少なくとも1つであることを特徴とする結晶性シリコン半導体装置の製造方法。

【請求項11】 請求項8において、工程(2)と工程(3)の間に、前記シリコン膜に、パルス状のレーザーもしくはそれと同等な強光を照射する工程を有することを特徴とする結晶性シリコン半導体装置の製造方法。

【請求項12】 請求項8において、工程(3)と工程(4)の間に、前記シリコン膜に、パルス状のレーザーもしくはそれと同等な強光を照射する工程を有することを特徴とする結晶性シリコン半導体装置の製造方法。

【請求項13】 請求項11において、工程(3)と工程(4)の間に、前記シリコン膜に、パルス状のレーザーもしくはそれと同等な強光を照射する工程を有し、工程(3)と工程(4)の間の強光の照射工程における強光の強度は、工程(2)と工程(3)の間の強光の照射工程におけるものよりも50%以上強いことを特徴とする結晶性シリコン半導体装置の製造方法。

【請求項14】 請求項11において、工程(3)と工程(4)の間に、前記シリコン膜に、パルス状のレーザーもしくはそれと同等な強光を照射する工程を有し、工程(2)と工程(3)の間の強光の照射工程における強光の強度は、工程(3)と工程(4)の間の強光の照射工程におけるものよりも50%以上強いことを特徴とする結晶性シリコン半導体装置の製造方法。

【請求項15】 請求項1または2の工程(1)、もしくは請求項8の工程(3)において、シリコン膜に照射される不純物元素は硼素であることを特徴とする結晶性シリコン半導体装置の製造方法。

【請求項16】 請求項15において、硼素はNチャネル型薄膜トランジスタが形成される領域のみに照射されることを特徴とする結晶性シリコン半導体装置の製造方法。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は、非単結晶の結晶性シリコン膜を有する薄膜トランジスタ(TFT)等の絶縁ゲイト型半導体素子その他の半導体装置の作製方法の、特に、しきい値電圧を制御するためのドーピング方法に関

3

するものである。本発明はガラス等の絶縁基板上、単結晶シリコン等の半導体基板上、いずれに形成される半導体装置にも適用される。

【0002】

【従来の技術】最近、絶縁基板上に、薄膜状の活性層（活性領域ともいう）を有する絶縁ゲート型の半導体装置の研究がなされている。特に、薄膜状の絶縁ゲートトランジスタ、いわゆる薄膜トランジスタ（TFT）が熱心に研究されている。これらは、利用する半導体の材料・結晶状態によって、アモルファスシリコンTFTや結晶性シリコンTFTというように区別されている。結晶性シリコンとは言っても、単結晶ではない非単結晶のものである。したがって、これらは非単結晶シリコンTFTと総称される。

【0003】一般にアモルファス状態の半導体の電界移動度は小さく、したがって、高速動作が要求されるTFTには利用できない。また、アモルファスシリコンでは、P型の電界移動度は著しく小さいので、Pチャネル型のTFT（PMOSのTFT）を作製することができず、したがって、Nチャネル型TFT（NMOSのTFT）と組み合わせて、相補型のMOS回路（CMOS）を形成することができない。

【0004】一方、結晶性半導体は、アモルファス半導体よりも電界移動度が大きく、したがって、高速動作が可能である。結晶性シリコンでは、NMOSのTFTだけでなく、PMOSのTFTも同様に得られるのでCMOS回路を形成することが可能である。

【0005】非単結晶の結晶性シリコン膜は、気相成長法によって得られたアモルファスシリコン膜を長時間適切な温度（通常は600℃以上）で熱アニールするか、レーザー等の強光を照射すること（光アニール法）によって得られた。熱アニールによる方法に関しては、特開平6-244104に記述されるように、ニッケル、鉄、コバルト、白金、パラジウム等の元素（以下、結晶化触媒元素、または、単に、触媒元素、という）がアモルファスシリコンの結晶化を促進する効果を利用することにより、通常の場合よりも低温・短時間の熱アニールにより結晶性シリコン膜を得ることができる。

【0006】同様な技術は、他に、特開平6-318701、同6-333951等に関示されている。なお、このような結晶化触媒元素を有するシリコン膜においては、その後にイオンドーピング法等の手段によってN型やP型の不純物イオンを照射・注入することにより、ソース/ドレイン等の不純物領域を形成した後の不純物元素の活性化も、従来に比較して低温の熱アニールによっておこなうことができることが明らかになった（特開平6-267980、同6-267989）。このような目的には、触媒元素の濃度は $1 \times 10^{15} \sim 1 \times 10^{19}$ 原子/cm³ が好ましかった。

【0007】この範囲に達しない低濃度では、結晶化が

4

促進されず、また、この範囲を越える高濃度ではシリコン半導体特性に悪影響をもたらした。なお、この場合の触媒元素の濃度は、2次イオン質量分析法（SIMS）によって、分析された値であり、多くの場合、触媒元素は膜中において分布を示すが、上記の値はシリコン膜における触媒元素の最低値を意味する。

【0008】

【発明が解決しようとする課題】しかしながら、結晶性シリコンを用いて作製された半導体装置においては、しきい値電圧がシフトすることが多く観察された。大抵は負の方向にシフトするものであったが、正の方向にシフトすることもあった。また、ゲート絶縁膜として、テトラ・エトキシ・シラン（TEOS、化学式Si（OC₂H₅）₄）を用いてプラズマCVD法等の気相成長法によって成膜された被膜を用いたものでは、ほとんどが負の方向にシフトした。さらに、触媒元素を用いて得られた結晶性シリコン膜においてもしきい値の負へのシフトが観察された。

【0009】このような現象は、シリコン膜とゲート絶縁膜の間に存在する欠陥やゲート絶縁膜中の不純物（炭素、窒素等）や局在中心等によるものと推定された。従来の半導体集積回路技術においては、半導体中に極めて微量のN型もしくはP型の不純物をドーピングすることにより、そのしきい値電圧を制御することが知られていた。したがって、結晶性シリコンを用いた半導体装置においても同様な技術を適用することが可能であると考えられて、試みられてきたが、ほとんど改善されることはなかった。

【0010】すなわち、従来の半導体集積回路技術においては、必要とする量のN型もしくはP型不純物を有するイオンを加速して、半導体に注入し、その後、熱アニール（500℃以上、通常は、1000℃程度）によって結晶性を回復させるとともに、注入された不純物の活性化をおこなっていた。しかしながら、同様な方法を結晶性シリコン膜に適用すると、不純物の濃度が 1×10^{18} 原子/cm³ 以下では全くしきい値が変動せず、 1×10^{18} 原子/cm³ を境として急激にしきい値が変動し、実質的にN型もしくはP型となってしまう、これをTFT等のチャネルに用いることは不可能であった。

【0011】また、アモルファスシリコンにおいては、成膜時にN型もしくはP型不純物を微量添加することにより、しきい値の制御ができることが知られていた。そこで、同様に微量の不純物を添加したアモルファスシリコン膜を用いて結晶性シリコン膜を作製することも試みられた。しかしながら、この場合も同様に、不純物の濃度が 1×10^{18} 原子/cm³ 以下では全くしきい値が変動せず、 1×10^{18} 原子/cm³ を境として急激にしきい値が変動し、中間的なしきい値を得ることはできなかった。

【0012】以上の現象は、従来の半導体集積回路技術

5

やアモルファスシリコン技術において観察されたような、 $1 \times 10^{15} \sim 1 \times 10^{18}$ 原子/cm³ の範囲の濃度の不純物添加によって、しきい値が連続的に緩やかに変動する現象とは全く異なった現象であり、この現象が存在するがゆえに結晶性シリコンにおいて、しきい値制御をおこなうことは不可能であると考えられていた。本発明はこのような問題点を鑑みてなされたものであり、結晶性シリコン膜を用いた半導体装置におけるしきい値制御法を提供するものである。

【0013】

【課題を解決するための手段】本発明の第1は、結晶性シリコン膜に必要とするN型もしくはP型の不純物を有するイオンを公知のイオン注入法もしくはイオンドーピング（プラズマドーピングともいう）法によって注入したのち、レーザー光もしくは同等な強光を照射することにより、シリコン膜の結晶性の改善と不純物の活性化をおこない、かつ、その後の工程においては、シリコン膜を450℃以上の温度で熱アニールしないことを特徴とする。

【0014】本発明の第2は、基板を100～400℃、好ましくは200～350℃に加熱した状態で、結晶性シリコン膜に必要とするN型もしくはP型の不純物を有するイオンをイオンドーピング法によって注入し、かつ、その後の工程においては、シリコン膜を450℃以上の温度で熱アニールしないことを特徴とする。

【0015】上記の本発明の第1および第2において用いられる結晶性シリコン膜は、熱アニール法によるものでも、光アニール法によるものでもよい。熱アニールと光アニールを併用してもよい。また、ニッケル、白金、コバルト、鉄、パラジウム等の触媒元素を用いてもよい。

【0016】また、上記の本発明第1および第2においては、その後、水素もしくはハロゲン雰囲気中でアニールするとより効果が増進された。本発明の第1、第2とも、シリコン膜中に注入される不純物濃度は $1 \times 10^{15} \sim 1 \times 10^{18}$ 原子/cm³ である。以上を踏まえると、本発明の可能な組合せとしていくつか考えられる。第1は熱アニール工程の後に、本発明の第1もしくは第2を実施する場合である。第2は光アニール工程の後に、本発明の第1もしくは第2を実施する場合であり、最初の光アニールの強度に比較して、その後の光アニールの強度を強くする。

【0017】第3は光アニール工程の後に、本発明の第1もしくは第2を実施する場合であり、最初の光アニールの強度に比較して、その後の光アニールの強度を不純物イオン照射にともなうダメージを除去する程度の弱いものとする。本発明は基板全面において実施してもよいし、例えば、Nチャネル型TFTのみににおいて、もしくは特定の回路のみににおいて、選択的に実施してもよい。

【0018】

6

【作用】従来、試みられた2つの方法では、いずれもN型やP型不純物導入の後にシリコン膜の結晶化をおこなう過程が存在する。本発明人の研究によれば、この際に導入された不純物が移動し、粒界に選択的に析出することがわかった。これは材料が均質な単結晶やアモルファスでは想定できないことである。このため、均質に導入されたはずの不純物が、粒界では多いものの、結晶の中央部においては少ないという不均一性が生じる。特に、硼素はシリコン結晶中よりも酸化珪素等に拡散しやすく、したがって、シリコン結晶から外部に掃きだされ、粒界に析出する傾向が強かった。

【0019】欠陥の多い粒界に析出した不純物は主として欠陥の不對結合手を埋めるために用いられ、極めて活性化率が低い。結晶性シリコンにおける欠陥密度は 1×10^{18} 原子/cm³ 程度と推定されるので、不純物の濃度が 1×10^{18} 原子/cm³ 程度までは、導入された不純物は主として粒界に吸収され、ほとんど活性化できない。したがって、結晶性シリコンのしきい値はほとんど変化しない。

【0020】一方、 1×10^{18} 原子/cm³ 程度以上の濃度の不純物が導入されると、不純物が粒界で全て吸収されることはなく、余った不純物がシリコン結晶内で活性化して、導電性を付与する。しかしながら、どの程度の濃度の不純物が活性化するかはシリコン膜内においても極めて、不均一であり、結局、微妙なしきい値制御は不可能である。

【0021】以上から明らかになったことは、不純物導入後、熱アニールをおこなってはならないということであった。本発明人の研究の結果、450℃以上の温度での熱アニールを施すと、不純物元素が移動し、上記の現象が生じることとなる。このため、本発明では、不純物を導入した後、450℃以上の温度の熱アニールをおこなってはならない。不純物導入に伴う結晶性の回復には、パルス光源による光アニール法を用いることが本発明の第1の特徴である。本発明人の研究の結果、パルス幅は1μ秒以下であることが好ましかった。1μ秒以上のパルス幅を有する光を照射すると、光の強度にも依存するが、不純物元素が移動する。1μ秒以下のパルス幅では、不純物元素の移動を十分に抑制できた。

【0022】このように本発明の第1では、不純物イオンの照射とレーザー光等の照射を連続的におこなう必要がある。例えば、特開平6-260436の図1に示されるようなイオンドーピング装置のチャンバーとレーザー処理のチャンバーとを一体化したマルチチャンバー装置を用いれば量産性を高めることができる。

【0023】一般にイオン注入法では結晶が相当なダメージを受け、熱アニールによる結晶性の回復が必要とされている。しかしながら、特殊な方法によっては、ほとんど結晶性にダメージを与えることがなく、したがって、熱アニールはおろか、光アニールも必要でない場合

がある。

【0024】例えば、イオンドーピング工程において、基板を200℃に加熱しておこなうと、その後に熱アニール等による活性化が不要であるという報告がある

(Y. Mishima他: J. Appl. Phys. 74(193)7114)。

【0025】本発明人はこの研究を詳細に検討した結果、イオン照射による欠陥はただちに(その場で)修復されるため、イオンドーピング後に欠陥が残らないことを見出した。さらに、本発明人は、温度範囲についても考察を進め、基板を100~400℃、好ましくは200~350℃として、イオンドーピングをおこなうと、欠陥が生じないことを見出した。不純物イオンに加えて、水素もしくはハロゲンのイオンも照射すると、より活性化を効果的におこなうことができる。

【0026】また、基板の加熱は不純物イオンを照射している最中におこなってもよいが、直前まで加熱して、不純物イオン照射時には、意図的には加熱しなくても良い。この場合には、時間の経過とともに基板温度が低下するが、断熱を十分におこなうことにより、通常のドーピング作業の間、100~400℃の温度を保持できる。

【0027】このような方式のドーピング装置では、基板を加熱する手段を有するチャンバーと実効的に基板を加熱する手段を有しないチャンバーという少なくとも2つのチャンバーが必要である。このようなドーピング装置の概念図を図5に示す。ドーピング装置は大きく3つのチャンバーにより構成されている。すなわち、第1の予備室(基板投入室)501、ドーピング室502、第2の予備室(基板取り出し室)503である。いずれのチャンバーも内部の圧力を適切なものとするための機構が設けられている。

【0028】第1の予備室501には、ヒーターを有するサセプター504を設け、これによって、基板505を適切な温度に加熱する。ドーピング室502は、通常のイオンドーピング装置と同じであり、ドーピングガス導入系510、排気系511、基板ホルダー506、プラズマ室508、加速等のための制御電極509が設けられる。基板507はホルダー506上に設置される。第2の予備室503からは処理した基板512を取り出す。

【0029】第1の予備室501において、基板の投入と取り出しを兼務させれば、第2の予備室503は設けなくても構わない。第1の予備室では基板は適当な温度に加熱される。重要なことは、第1の温度で加熱される温度ではなくて、ドーピング室において、ドーピングの際に基板が加熱されていること、特にドーピングされる半導体領域において、100~400℃、好ましくは200~350℃を示すことである。

【0030】このように、本発明ではイオン照射によ

て、シリコン膜中に欠陥や歪みが生じることがなく、Mishima他の開示するとおり、ドーピング工程後の熱アニールによる活性化工程が不要もしくは極めて短時間で済むので、量産性を高めることができる。

【0031】

【実施例】

【実施例1】 図7、図8を用いて本実施例を説明する。まず、コーニング社製7059番ガラス基板上に厚さ2000Åの下地酸化珪素膜と、その上に厚さ500Åのアモルファスシリコン膜をプラズマCVD法により連続的に成膜した。そして、10ppmの酢酸ニッケル水溶液をシリコン表面に塗布し、酢酸ニッケル層を形成した。酢酸ニッケル水溶液には界面活性剤を添加しておくことが良かった。酢酸ニッケル層は極めて薄いので、膜状となっているとは限らないが、以後の工程における問題はない。

【0032】そして、550℃で4時間熱アニールすることにより、シリコン膜を結晶化せしめた。この場合、ニッケルがアモルファスシリコンの結晶化を促進させる触媒元素として機能する。詳細については特開平6-244104に記述されている。触媒元素の濃度は、 $1 \times 10^{15} \sim 1 \times 10^{19}$ 原子/cm³であると好ましかった。 1×10^{19} 原子/cm³以上の高濃度ではシリコンに金属的性質がもたらされ、半導体特性が消滅してしまった。本実施例では、触媒元素の濃度は、2次イオン質量分析法(SIMS)によって分析したところ、シリコン膜における最小値は $1 \times 10^{17} \sim 5 \times 10^{18}$ 原子/cm³であった。

【0033】このようにして、結晶化したシリコン膜が得られたのであるが、さらに結晶性を高めるためにKrFエキシマーレーザー(波長248nm、パルス幅30nsec)を照射した。レーザーのエネルギー密度は150~250mJ/cm²、例えば、220mJ/cm²とし、1か所につき、2~20ショットのレーザー光が照射されるようにした。また、レーザー照射時の基板温度は200℃とした。

【0034】その後、厚さ1200Åの酸化珪素膜をプラズマCVD法によって堆積した。この酸化珪素膜保護膜として機能する(図7右図参照)。この状態で硼素をイオンドーピング法によって導入した。ドーピングガスとしては、水素で希釈した5%ジボラン(B₂H₆)とし、加速電圧は30kVとした。ドーズ量は $6 \times 10^{12} \sim 2 \times 10^{14}$ 原子/cm²まで変化させた。

【0035】イオンドーピング法によって硼素を導入した場合(加速電圧30kV)の典型的な濃度プロファイルの概念図を図7に示す。すなわち、硼素は表面近傍にピークを有するが、さらに深いところにも肩(ショルダー)を有する。前者は硼素原子2個からなる分子を主とする重いイオン種(例えば、B₂H₆⁺等)に由来するものであり、後者は硼素原子1個を主とする軽いイオン種

(例えば、 BH_2^+ 等)に由来するものであると考えられる。

【0036】いずれにせよ、硼素濃度分布に肩が存在することにより、この部分の濃度の変化は緩やかである。本実施例ではこの領域の硼素を用いて低濃度ドーピングをおこなった。図7にも示されるように、高濃度の硼素領域は主として保護の酸化珪素膜に存在し、シリコン膜では、それより濃度の低い肩の領域となる。

【0037】ドーピング工程の終了後、保護酸化珪素膜を除去し、再び、 KrF エキシマーレーザーを照射して、活性化せしめた。このときのレーザーのエネルギー密度は $250\sim 400\text{ mJ/cm}^2$ 、例えば、 370 mJ/cm^2 とし、1か所につき、2~20ショットのレーザー光が照射されるようにした。また、基板温度は 200°C とした。

【0038】このようにして作製した結晶性シリコン膜の光学物性を測定し、活性化エネルギーとドーズ量の依存性を調べたところ、図8の関係が得られた。ドーズ量の増加とともに活性化エネルギーが増加するものの、ドーズ量 3×10^{17} 原子/ cm^2 あたりでピークとなり、以後、活性化エネルギーが減少することは、当初、弱いN型であったシリコン膜がドーズ量 3×10^{17} 原子/ cm^2 あたりで実質的に真性となり、その後、徐々にP型に移行したためと説明できる。

【0039】〔実施例2〕 実施例1と同様にガラス基板上に厚さ 2000 \AA の下地酸化珪素膜と、その上に厚さ 500 \AA のアモルファスシリコン膜をプラズマCVD法により連続的に成膜した。そして、 600°C で24時間の熱アニールをおこない、シリコン膜を結晶化させた。その後、厚さ 1200 \AA の保護の酸化珪素膜をプラズマCVD法によって堆積した。

【0040】この状態で硼素をイオンドーピング法によって導入した。ドーピングガスとしては、水素で希釈した5%ジボラン(B_2H_6)とし、加速電圧は 30 kV とした。ドーズ量は $6\times 10^{12}\sim 2\times 10^{14}$ 原子/ cm^2 まで変化させた。ドーピング工程の終了後、保護酸化珪素膜を除去し、 KrF エキシマーレーザーを照射して、活性化せしめた。このときのレーザーのエネルギー密度は $250\sim 500\text{ mJ/cm}^2$ 、例えば、 400 mJ/cm^2 とし、1か所につき、2~20ショットのレーザー光が照射されるようにした。また、基板温度は室温とした。

【0041】このようにして作製した結晶性シリコン膜の光学物性を測定し、活性化エネルギーとドーズ量の依存性を調べたところ、実施例と同様な関係が得られ当初、弱いN型であったシリコン膜がドーズ量の増加とともに、真性となり、その後、P型に移行したことが示された。

【0042】〔実施例3〕 実施例1と同様にガラス基板上に厚さ 2000 \AA の下地酸化珪素膜と、その上に厚

さ 500 \AA のアモルファスシリコン膜をプラズマCVD法により連続的に成膜した。そして、実施例1と同様に酢酸ニッケル層を形成し、 550°C で4時間の熱アニールをおこない、シリコン膜を結晶化させた。その後、厚さ 1200 \AA の保護の酸化珪素膜をプラズマCVD法によって堆積した。

【0043】この状態で硼素をイオンドーピング法によって導入した。ドーピングガスとしては、水素で希釈した5%ジボラン(B_2H_6)とし、加速電圧は 30 kV とした。ドーズ量は $6\times 10^{12}\sim 2\times 10^{14}$ 原子/ cm^2 まで変化させた。ドーピングの際には、基板を $100\sim 400^\circ\text{C}$ 、例えば、 250°C に保持した。このようにして作製した結晶性シリコン膜の光学物性を測定し、活性化エネルギーとドーズ量の依存性を調べたところ、実施例と同様な関係が得られ当初、弱いN型であったシリコン膜がドーズ量の増加とともに、真性となり、その後、P型に移行したことが示された。

【0044】また、本実施例において、ドーピング工程の後、保護酸化珪素膜を除去し、 KrF エキシマーレーザーを照射した場合でも、同様な特性が得られた。この場合はレーザーのエネルギー密度は $150\sim 250\text{ mJ/cm}^2$ とすると良かった。また、基板温度は室温とするとよかった。

【0045】〔実施例4〕 実施例1と同様にガラス基板上に厚さ 2000 \AA の下地酸化珪素膜と、その上に厚さ 500 \AA のアモルファスシリコン膜をプラズマCVD法により連続的に成膜した。そして、 KrF エキシマーレーザーを照射することにより、シリコン膜を結晶化させた。エネルギー密度は $450\sim 600\text{ mJ/cm}^2$ とすると良かった。また、基板温度は 350°C とするとよかった。その後、厚さ 1200 \AA の保護の酸化珪素膜をプラズマCVD法によって堆積した。

【0046】この状態で硼素をイオンドーピング法によって導入した。ドーピングガスとしては、水素で希釈した5%ジボラン(B_2H_6)とし、加速電圧は 30 kV とした。ドーズ量は $6\times 10^{12}\sim 2\times 10^{14}$ 原子/ cm^2 まで変化させた。ドーピングの際には、基板を $100\sim 400^\circ\text{C}$ 、例えば、 250°C に保持した。このようにして作製した結晶性シリコン膜の光学物性を測定し、活性化エネルギーとドーズ量の依存性を調べたところ、実施例と同様な関係が得られ当初、弱いN型であったシリコン膜がドーズ量の増加とともに、真性となり、その後、P型に移行したことが示された。

【0047】また、本実施例において、ドーピング工程の後、保護酸化珪素膜を除去し、 KrF エキシマーレーザーを照射した場合でも、同様な特性が得られた。この場合はレーザーのエネルギー密度は $150\sim 250\text{ mJ/cm}^2$ とすると良かった。また、基板温度は室温とするとよかった。

【0048】〔実施例5〕 図1に本実施例を示す。ま

11

ず、基板(コーニング7059)101上にスパッタ法によって厚さ2000Åの酸化珪素の下地膜102を形成した。さらに、連続的にプラズマCVD法によって、厚さ200~1500Å、例えば500Åで、燐および硼素の濃度が 1×10^{16} 原子/cm³以下のアモルファスシリコン膜103を形成した。

【0049】そして、アモルファスシリコン膜表面を酸化処理した。そして、1~100ppmの酢酸ニッケル水溶液を塗布し、乾燥させ、酢酸ニッケル層(図示せず)を形成した。実施例1のように溶液に界面活性剤を添加してもよかった。

【0050】そして、このアモルファスシリコン膜を窒素雰囲気中、550℃、4時間熱アニールして結晶化させた。熱アニール後にエキシマレーザー等を用いて光アニールをおこなってもよい。熱アニール後、プラズマCVD法によって、厚さ800~2000Å、例えば、1500Åの酸化珪素膜104を保護膜として堆積した。

【0051】そして、イオンドーピング法によって硼素をドーピングした。ドーピングガスとしては、水素で希釈した5%ジボラン(B₂H₆)とし、加速電圧は30kVとした。ドーズ量は $6 \times 10^{12} \sim 2 \times 10^{14}$ 原子/cm²、例えば、 3×10^{13} 原子/cm²とした。(図1(A))

【0052】ドーピング工程の終了後、保護酸化珪素膜を除去し、KrFエキシマレーザーを照射して、ドーピング不純物を活性化せしめた。このときのレーザーのエネルギー密度は250~400mJ/cm²、例えば、370mJ/cm²とし、1か所につき、2~20ショットのレーザー光が照射されるようにした。また、基板温度は200℃とした。(図1(B))

【0053】次に、シリコン膜をエッチングして、島状シリコン領域105を形成した。さらに、プラズマCVD法によって厚さ1200Åの酸化珪素膜106をゲイト絶縁膜として堆積した。プラズマCVDの原料ガスとしては、TEOSと酸素を用いた。成膜時の基板温度は250~380℃、例えば、300℃とした。(図1(C))

【0054】引き続いて、スパッタ法によって、厚さ3000~8000Å、例えば6000Åのアルミニウム膜(0.1~2%のシリコンを含む)を堆積した。そして、アルミニウム膜をエッチングして、ゲイト電極107を形成した。(図1(D))

【0055】次に、イオンドーピング法によって、シリコン領域にゲイト電極をマスクとして不純物(燐)を注入した。ドーピングガスとして、水素で1~10%に希釈したフォスフィン(PH₃)を用いた。加速電圧は60~90kV、例えば80kV、ドーズ量は $1 \times 10^{13} \sim 8 \times 10^{15}$ 原子/cm²、例えば、 2×10^{14} 原子/cm²とした。イオンドーピング時の基板温度は室温とした。この結果、N型の不純物領域108(ソース)、

12

109(ドレイン)が形成された。(図1(D))

【0056】そして、ドーピングされた燐を活性化するために、KrFエキシマレーザーを用いて光アニールをおこなった。レーザーのエネルギー密度は150~350mJ/cm²、例えば、250mJ/cm²とし、1か所につき、2~20ショットのレーザー光が照射されるようにした。また、基板温度は200℃とした。

(図1(E))

【0057】続いて、厚さ6000Åの酸化珪素膜110を層間絶縁物としてプラズマCVD法によって形成し、これにコンタクトホールを形成して、金属材料、例えば、チタンとアルミニウムの多層膜によってTFTのソース、ドレインの電極・配線111、112を形成した。(図1(F))

【0058】最後に、1気圧の水素雰囲気中200~350℃の熱アニールをおこなった。このように、しきい値電圧を制御するための硼素のドーピング(図2(B))以後の300℃を越える熱処理工程は、ゲイト絶縁膜の成膜、層間絶縁膜の成膜、水素アニールであるが、いずれも450℃を越えることはなかった。

【0059】このようにして、得られたTFTの特性例を図6に示す。図1(A)および(B)に示されるドーピング工程とその後の光アニール工程をおこなわなかった以外は本実施例と同じ工程によって作製したTFTのI_D-V_G特性は、図6の実線で示される。明らかにしきい値電圧が負の方向(左側)に移動していることがわかる。また、ドレイン電流の立ち上がり(サブスレッシュホールド特性)も緩やか(=S値が大きい)であった。

【0060】一方、本実施例のTFTは、図6において一点鎖線で示される。しきい値は0V近くで、しかも、ドレイン電流が急激に立ち上がって(=S値が小さい)おり、TFTとして好ましい特性を示している。

【0061】〔実施例6〕図2に本実施例を示す。まず、基板(コーニング7059)201上にプラズマCVD法によって厚さ4000Åの酸化珪素の下地膜202を形成した。さらに、プラズマCVD法によって、厚さ200~1500Å、例えば500Åのアモルファスシリコン膜203を形成した。そして、アモルファスシリコン膜表面を酸化処理し、1~100ppmの酢酸ニッケル水溶液を塗布し、乾燥させ、酢酸ニッケル層(図示せず)を形成した。

【0062】そして、特開平6-318701に開示されている技術にしたがって、シリコン膜にKrFエキシマレーザー光を照射し、結晶化せしめた。レーザー光の照射の前に、250~500℃で予備的に熱アニールを施してもよい。また、レーザー照射の際に基板を250~400℃に加熱してもよい。さらに、レーザー照射後に400~550℃で熱アニールを1~4時間施すと、結晶の歪みを除去するうえで有効であった。(図2(A))

13

【0063】次に、イオンドーピング法によって、シリコン膜に硼素を注入した。ドーピングガスとして、ヘリウムで1%に希釈したジボラン (B_2H_6) を用いた。加速電圧は5~20kV、例えば10kV、ドーズ量は $1 \times 10^{11} \sim 1 \times 10^{13}$ 原子/cm²、例えば、 1×10^{12} 原子/cm² とした。イオンドーピング時にはヒーター204によって、基板を350℃に加熱した。この結果、シリコン膜には微量の硼素が注入された。また、このドーピングは基板を加熱した状態でおこなったために、その後の活性化は不要であった。(図2(B))

【0064】その後、シリコン膜をエッチングして、島状シリコン領域を形成した。さらに、プラズマCVD法によって厚さ1200Åの酸化珪素膜205を堆積した。そして、200~350℃、例えば、320℃で1時間の水素アニールをおこない、ゲイト絶縁膜とシリコン膜の界面に存在する不対結合手を水素により中和した。水素に1~50体積%の塩素化合物(例えば、塩化水素)もしくはフッ素化合物(例えば、フッ化水素)を添加しても良かった。その後、ゲイト絶縁膜の上に厚さ4000Åのチタン膜のゲイト電極206を形成した。

【0065】次に、イオンドーピング法によって、シリコン領域にゲイト電極をマスクとして不純物(燐)を注入した。ドーピングガスとして、水素で5%に希釈したフォスフィン (PH_3) を用いた。加速電圧は60~90kV、例えば80kV、ドーズ量は $1 \times 10^{12} \sim 1 \times 10^{14}$ 原子/cm²、例えば、 1×10^{13} 原子/cm² とした。イオンドーピング時にはヒーター209によって、基板を350℃に加熱した。この結果、N型の低濃度不純物領域207、208が形成された。この場合も基板を加熱した状態でドーピングをおこなったために、その後の活性化は不要であった。(図2(C))

【0066】次に、プラズマCVD法によって堆積した酸化珪素膜を異方性エッチングすることにより、サイドウォール210を形成した。サイドウォールの形成方法については公知のLDD(低濃度ドレイン)形成技術を用いればよい。本実施例では、サイドウォール形成時に酸化珪素膜205をもエッチングした。このため、ゲイト電極206およびサイドウォール210の下部には酸化珪素のゲイト絶縁膜211が残った。(図2(D))

【0067】そして、再びイオンドーピング法によって、燐を導入した。ドーピングガスとして、水素で5%に希釈したフォスフィンを用いた。加速電圧は10~30kV、例えば20kV、ドーズ量は $1 \times 10^{14} \sim 8 \times 10^{16}$ 原子/cm²、例えば、 1×10^{15} 原子/cm² とした。イオンドーピング時にはヒーター214によって、基板を350℃に加熱した。この結果、N型の高濃度不純物領域212(ソース)、213(ドレイン)が形成された。

【0068】一方、サイドウォール210の下の高濃度不純物領域207、208にはドーピングされず、低濃

14

度ソース215、低濃度ドレイン216が形成された。(図2(E))

続いて、プラズマCVD法によって厚さ4000Åの酸化珪素膜217を層間絶縁物として堆積し、これにコンタクトホールを形成して、アルミニウムのソース、ドレイン電極・配線218、219を形成した。(図2(F))

【0069】本実施例では、ドーピング工程後には、熱アニールによる活性化をおこなうことはなく、工程を短縮するうえで極めて有効であった。従来の方法(特開平6-267989)では、高濃度の不純物が存在する領域は比較的低温の熱アニールによって活性化できたが、低濃度不純物領域では、熱アニール温度を高めにする必要があるであった。しかしながら、本実施例では、そもそも活性化のために熱アニールをおこなう必要がないので、そのような問題は発生しなかった。

【0070】〔実施例7〕 図3に本実施例を示す。まず、基板(コーニング1737)301上にプラズマCVD法によって厚さ3000Åの酸化珪素の下地膜302を堆積した。さらに、プラズマCVD法によって、厚さ200~1500Å、例えば500Åの真性(I型)のアモルファスシリコン膜303を堆積した。さらに、プラズマCVD法によって、厚さ1500Åの酸化珪素膜306を堆積した。これらの成膜は連続的におこなった。

【0071】そして、酸化珪素膜306を選択的にエッチングして、その一部に開孔部305を形成し、さらに、他の実施例と同様に酢酸ニッケル層304を形成した。その後、基板を450~580℃、例えば、550℃で8時間の熱アニール処理をおこなうことによりシリコン膜を結晶化させた。結晶化は、特開平6-244104にも記述されているように、開孔部305から周囲に図の矢印に沿って進行した。結晶化した領域は図において307で示される。(図3(A))

【0072】熱アニールが終了した後に、イオンドーピング法によって硼素をドーピングした。ドーピングガスとしては、水素で希釈した5%ジボラン (B_2H_6) を用い、加速電圧は30kVとした。ドーズ量は $6 \times 10^{12} \sim 2 \times 10^{14}$ 原子/cm²、例えば、 3×10^{13} 原子/cm² とした。この結果、開孔部305においては比較的高濃度 (1×10^{13} 原子/cm³ 程度)の硼素が注入された。そのため、この領域にはTFTのチャネルを設けてはならない。ただし、ソース/ドレインであれば、その後の燐のドーピングにより十分に硼素を上回る濃度の燐が注入されるので、実質的な問題はない。一方、その他の領域では、実施例5と同様に酸化珪素膜306によって硼素濃度が低下し、 1×10^{17} 原子/cm³ 程度の硼素が注入された。(図3(B))

【0073】ドーピング工程の終了後、酸化珪素膜306を除去し、KrFエキシマレーザーを照射して、ド

15

ーピング不純物を活性化せしめた。このときのレーザーのエネルギー密度は $250\sim400\text{ mJ/cm}^2$ 、例えば、 370 mJ/cm^2 とし、1か所につき、2～20ショットのレーザー光が照射されるようにした。また、基板温度は 200°C とした。このレーザー照射によって、不純物の活性化と同時にシリコン膜の結晶性をより高めることができた。(図3(C))

【0074】その後、シリコン膜をエッチングして、島状シリコン領域308を形成し、さらに、プラズマCVD法によって厚さ 1200 Å の酸化珪素膜309を堆積した。(図3(D))

【0075】そして、その上に厚さ 6000 Å のアルミニウム膜(0.1～0.3%のスカンジウムを含む)のゲイト電極310を形成した。ゲイト電極の側面および上面は、特開平5-267667に示されるゲイト電極の陽極酸化技術によって、バリア型陽極酸化物被膜で被覆した。本実施例では陽極酸化物の厚さは $1500\sim2000\text{ Å}$ とした。また、酸化珪素膜309をエッチングして、ゲイト絶縁膜312を形成し、その際、ゲイト電極(陽極酸化物を含む)の端面とゲイト絶縁膜の端面をxだけずらした構造とした。(図3(E))

【0076】次に、イオンドーピング法によって、シリコン領域にゲイト電極およびゲイト絶縁膜312をマスクとして不純物(燐)を注入した。ドーピングガスとして、水素で5%に希釈したフォスフィン(PH_3)を用いた。ドーピングは2段階に分けておこなった。最初は、加速電圧は $60\sim90\text{ kV}$ 、例えば 80 kV 、ドーズ量は $1\times10^{12}\sim1\times10^{14}$ 原子/ cm^2 、例えば、 1×10^{13} 原子/ cm^2 とした。2度目は、加速電圧は $10\sim30\text{ kV}$ 、例えば 20 kV 、ドーズ量は $1\times10^{14}\sim8\times10^{15}$ 原子/ cm^2 、例えば、 1×10^{15} 原子/ cm^2 とした。

【0077】いずれのドーピングにおいても、図5に示される装置を用い、予備室にて 300°C に加熱した基板に対しておこなった。そのため、その後、特に活性化のためにアニール処理は必要なかった。高い加速電圧の低濃度ドーピング(最初のドーピング)の結果、低濃度ソース316、低濃度ドレイン317が、また、低い加速電圧の高濃度ドーピング(後のドーピング)の結果、ソース313、ドレイン314がそれぞれ形成された。(図3(F))

【0078】続いて、プラズマCVD法によって厚さ 5000 Å の酸化珪素膜318を層間絶縁物として堆積し、これにコンタクトホールを形成して、チタンのソース、ドレイン電極・配線319、320を形成した。(図3(G))

実施例6においては、同様なLDD構造を得るために、低濃度ドーピング工程後、成膜工程等をおこない、その後、再び、高濃度ドーピング工程をおこなう非長があったが、本実施例では、実施例6とは異なり、低濃度およ

16

び高濃度のドーピングを連続的におこなえ、極めて量産性が高かった。

【0079】〔実施例8〕図4に本実施例を示す。まず、基板(コーニング7059)401上にスパッタ法によって厚さ 2000 Å の酸化珪素の下地膜402を形成した。さらに、連続的にプラズマCVD法によって、厚さ $200\sim1500\text{ Å}$ 、例えば 500 Å のアモルファスシリコン膜103を形成した。そして、実施例1と同様の手段でシリコン膜表面に酢酸ニッケル水溶液を塗布し、乾燥させ、酢酸ニッケル層104を形成した。(図4(A))

【0080】そして、このアモルファスシリコン膜を窒素雰囲気中、 550°C 、4時間熱アニールして結晶性シリコン膜105を得た。熱アニール後には、KrFエキマーレーザーを用いて光アニールをおこない、さらに結晶性を向上させた。レーザーのエネルギー密度は $150\sim350\text{ mJ/cm}^2$ 、例えば、 250 mJ/cm^2 とし、1か所につき、2～20ショットのレーザー光が照射されるようにした。また、基板温度は 200°C とした。(図4(B))

【0081】その後、フォトリジストのマスク106により、Pチャネル型TFTを形成する部分を被覆した状態で、イオンドーピング法によって硼素をドーピングした。ドーピングガスとしては、ヘリウムで希釈した1%ジボラン(B_2H_6)とし、加速電圧は 5 kV とした。ドーズ量は $6\times10^{11}\sim2\times10^{13}$ 原子/ cm^2 、例えば、 3×10^{12} 原子/ cm^2 とした。また、ドーピング時にはヒーター107により、基板温度を 250°C に保持した。この結果、Nチャネル型TFTが形成される部分にのみ微量の硼素がドーピングされた。また、ドーピング後に活性化のためのアニールをおこなうことは不要であった。本実施例ではシリコン膜を露出した状態で不純物ドーピングをおこなったが、実施例1と同様に、シリコン膜上に設けた保護膜を通してドーピングをおこなってもよい。(図4(C))

【0082】次に、シリコン膜をエッチングして、島状シリコン領域108、109を形成した。さらに、プラズマCVD法によって厚さ 1200 Å の酸化珪素膜110をゲイト絶縁膜として堆積した。プラズマCVDの原料ガスとしては、シランと酸素を用いた。成膜時の基板温度は $350\sim450^\circ\text{C}$ 、例えば、 430°C とした。

【0083】引き続き、スパッタ法によって、厚さ $3000\sim8000\text{ Å}$ 、例えば 5000 Å のアルミニウム膜(0.1～2%のスカンジウムを含む)を堆積した。そして、アルミニウム膜をエッチングして、ゲイト電極111、112を形成した。(図4(D))

【0084】次に、ゲイト電極をマスクとして、酸化珪素膜110をエッチングし、シリコン表面を露出させた。ゲイト絶縁膜113、114がゲイト電極の下に残された。そして、イオンドーピング法によって、シリコ

17

ン領域108にP型不純物（硼素）を、また、シリコン領域109にN型不純物（磷）を、それぞれ注入した。ドーピングは公知のCMOS作製技術を用いればよい。このようにして、P型領域115、116、N型領域117、118を形成した。（図4（E））

【0085】ドーピング後、430℃で4時間アニールすることにより、ドーピングされた不純物を活性化した。シリコン膜中にはニッケルが 1×10^{18} 原子/cm³程度含まれていたため、特開平6-267989に開示されている通り、低温で活性化できた。ドーピング工程において、基板の温度を100～400℃に保持しておく、特に熱アニールによる活性化は不要であった。また、ドーピングの際の加速電圧を30kV以下とするとシリコン結晶へのダメージが少なく、熱アニールによる活性化の温度を低下させることができた。

【0086】続いて、厚さ6000Åの酸化珪素膜119を層間絶縁物としてプラズマCVD法によって形成し、これにコンタクトホールを形成して、アルミニウム膜によってTFTのソース、ドレインの電極・配線120、121、122を形成した。（図4（F））

【0087】

【発明の効果】本発明により、非単結晶の結晶性シリコン膜を用いた半導体素子（TFT等）のしきい値を制御することができ、これを用いて構成された半導体集積回路の特性を高めることができた。実施例5～7では、Nチャネル型TFTについてのみ記述したが、Pチャネル型TFTにも硼素をドーピングすることによりしきい値電圧を適切な値とすることは有効である。このように本

18

発明は工業上有益な発明である。

【図面の簡単な説明】

【図1】 実施例5の作製工程断面図を示す。

【図2】 実施例6の作製工程断面図を示す。

【図3】 実施例7の作製工程断面図を示す。

【図4】 実施例8の作製工程断面図を示す。

【図5】 本発明で用いるドーピング装置の例を示す。

【図6】 実施例5で得られたTFTの特性等を示す。

【図7】 ドーピングされた硼素の深さ方向の濃度分布を示す。

【図8】 シリコン膜の活性化エネルギーとドーズ量野関係を示す。

【符号の説明】

101・・・基板

102・・・下地絶縁膜（酸化珪素）

103・・・シリコン膜

104・・・保護膜（酸化珪素）

20 105・・・島状シリコン領域

106・・・ゲイト絶縁膜（酸化珪素）

107・・・ゲイト電極（アルミニウム）

108・・・ソース

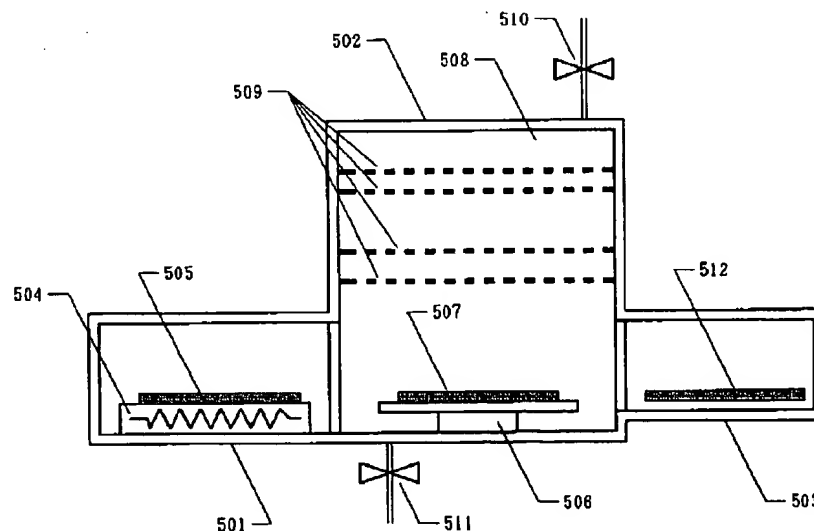
109・・・ドレイン

110・・・層間絶縁物（酸化珪素）

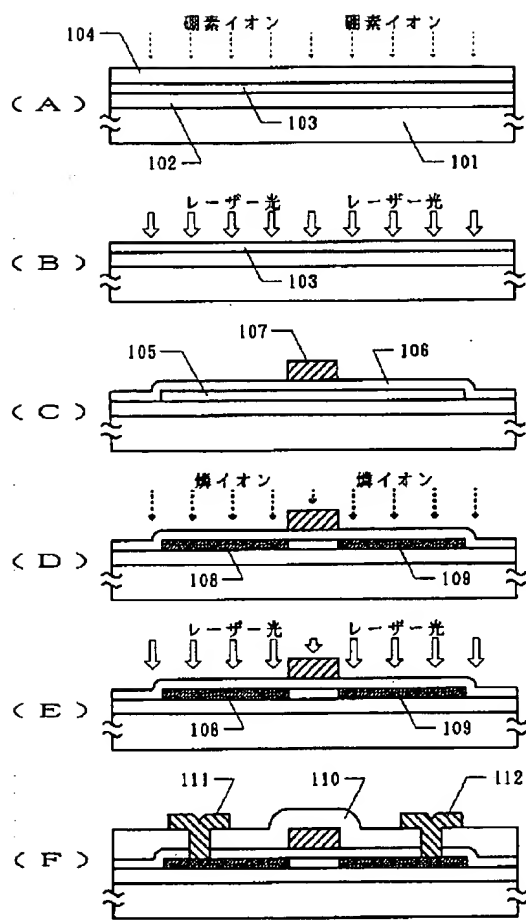
111・・・ソース電極（チタン／アルミニウム）

112・・・ドレイン電極（チタン／アルミニウム）

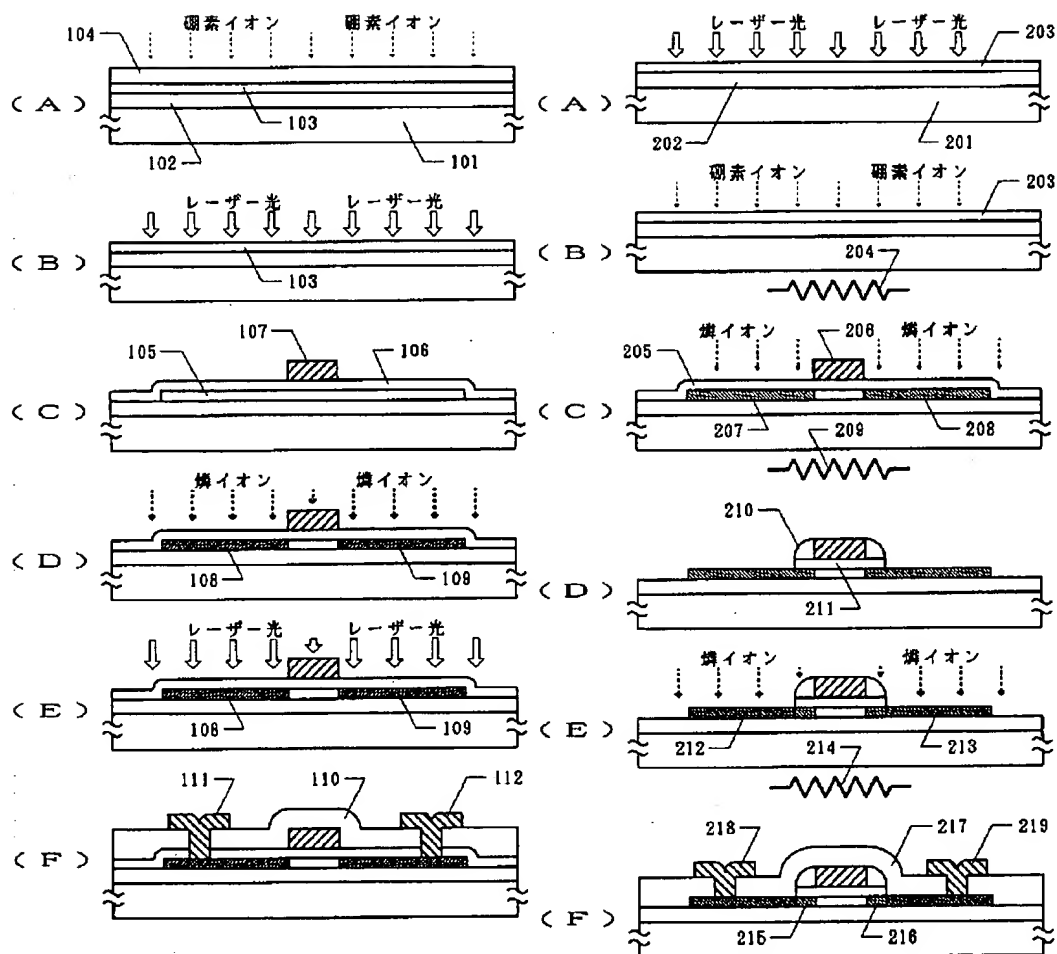
【図5】



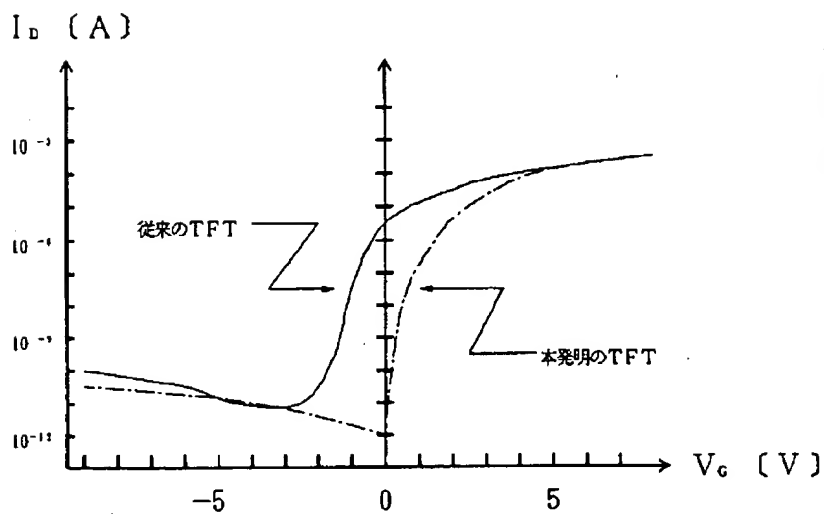
【図1】



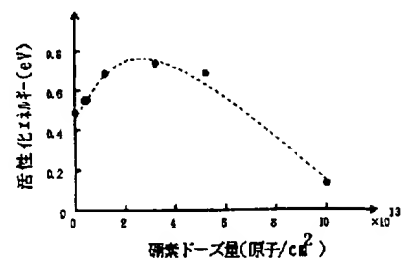
【図2】



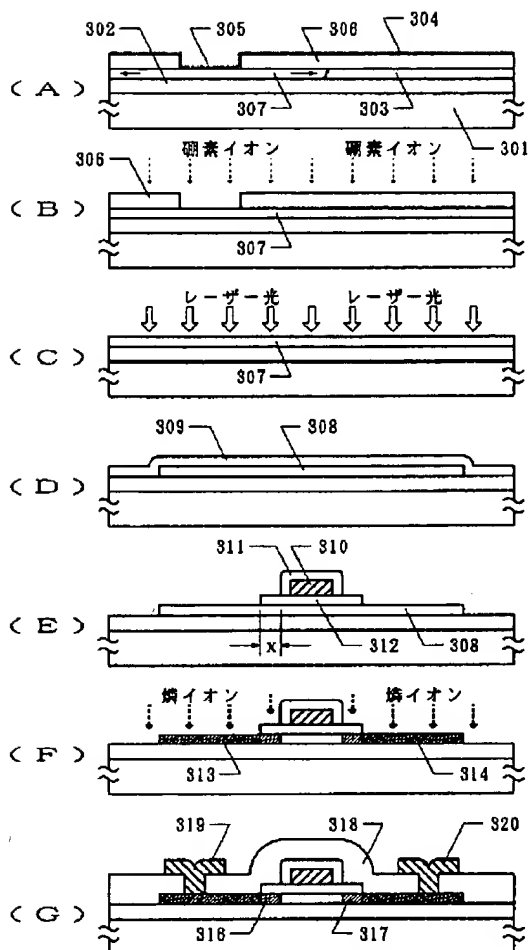
【図6】



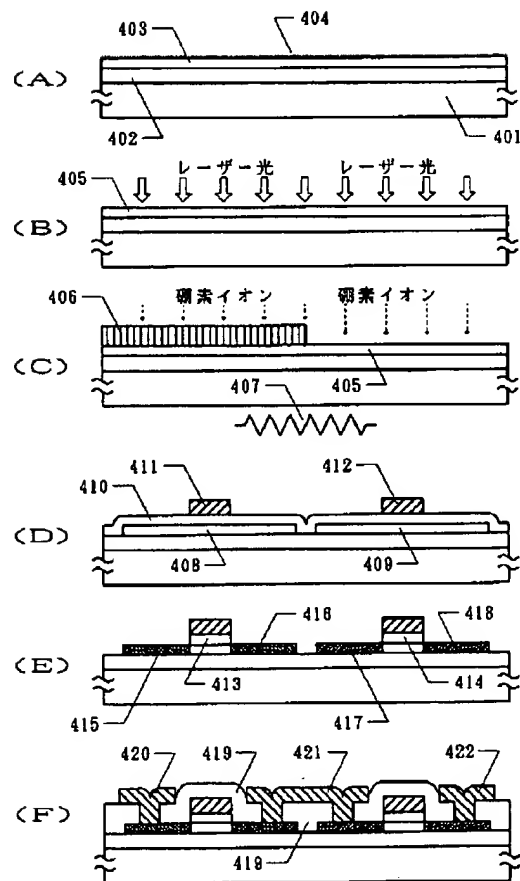
【図8】



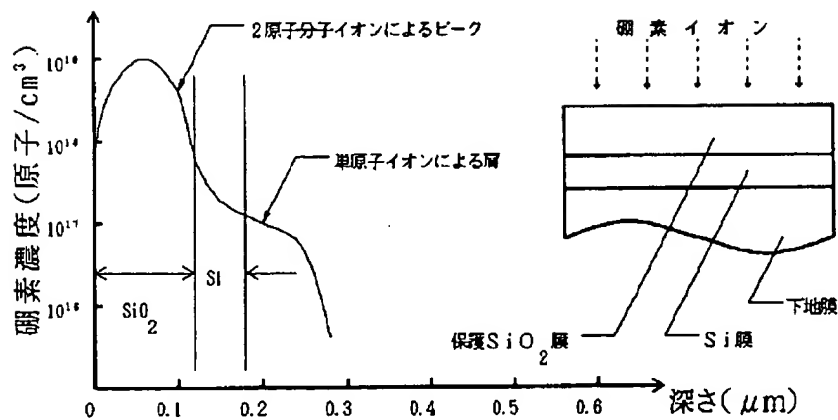
【図3】



【図4】



【図7】



フロントページの続き

(51)Int. Cl.⁶

識別記号

庁内整理番号

F I

技術表示箇所

H 0 1 L 21/265

H 0 1 L 21/265

F

29/78

6 2 7 G

6 2 7 F

(72)発明者 竹村 保彦

神奈川県厚木市長谷398番地 株式会社半

導体エネルギー研究所内